



Теоретические вопросы информатики, прикладной математики,
компьютерных наук и когнитивно-информационных технологий

<https://doi.org/10.25559/SITITO.019.202304.837-847>

УДК 519.714

Динамическая активность дешифраторов в модели клеточных схем

В. С. Зизов

Оригинальная статья

ФГБОУ ВО «Московский государственный университет имени
М. В. Ломоносова», г. Москва, Российская Федерация

Адрес: 119991, Российская Федерация, г. Москва, ГСП-1, Ленинские
горы, д. 1

vzs815@gmail.com

Аннотация

Одной из основных задач синтеза микросхем является синтез схемы, реализующей некоторую функцию алгебры логики (ФАЛ). При этом из множества всех реализаций требуется выбрать те, которые наилучшим образом подходят под задачу. Или, иначе говоря, решают задачу оптимизации заданного функционала качества. Предметом изучения настоящей работы являются клеточные схемы (КС), они же плоские прямоугольные схемы. В модели КС естественным образом возникает функционал площади $A(S)$. В настоящей работе рассматривается модель с базисом, для которого впервые показывается $\sigma \in (0.182, 1]$. В данной работе рассматривается базис B'_0 , состоящий из 3 функциональных элементов и 5 коммутационных. Отдельно выделяется изолятор. Рассматриваемая модель даёт возможность проводить вспомогательные вычисления по ходу разводки сигналов, занимая лишь небольшую дополнительную часть площади всей схемы. Таким образом, обеспечивается рассмотрение некоторых задач логического и физического синтеза как единой системы.

В настоящей работе основное внимание уделено конъюнктивному дешифратору Q_n^p , однако аналогичные построения и оценки верны также и для дизъюнктивного дешифратора J_n^p , определяемого двойственным образом, и соответствующие схемы отличаются от построенных, лишь различными функциональными элементами, лежащими в их основе, в частности, лишь заменой функционального элемента конъюнкции на функциональный элемент дизъюнкции. Дешифраторы, построенные в данной работе, отличаются высокой динамической активностью, регулярным строением и плотной структурой. За счёт некоторого увеличения площади возможно построить дешифратор, обладающий более хорошими показателями динамической активности. Показан способ составления дешифраторов, при котором достигается эта оценка.

Ключевые слова: модель клеточных схем, площадь клеточной схемы, площадь дешифратора, функция Шеннона, асимптотика сложности дешифратора, коммутационные элементы, функциональные элементы

Конфликт интересов: автор заявляет об отсутствии конфликта интересов.

Для цитирования: Зизов В. С. Динамическая активность дешифраторов в модели клеточных схем // Современные информационные технологии и ИТ-образование. 2023. Т. 19, № 4. С. 837-847. <https://doi.org/10.25559/SITITO.019.202304.837-847>

© Зизов В. С., 2023



Контент доступен под лицензией Creative Commons Attribution 4.0 License.
The content is available under Creative Commons Attribution 4.0 License.



Decoders Dynamic Activity in a Cellular Circuits Model

V. S. Zizov

Original article

Lomonosov Moscow State University, Moscow, Russian Federation

Address: 1 Leninskie gory, Moscow 119991, GSP-1, Russian Federation

vzs815@gmail.com

Abstract

One of the main tasks of microcircuit synthesis is the synthesis of a circuit that implements a certain logic algebra function. In this case, from the set of all implementations, it is necessary to select those that suit the task better. Or, in other words, they solve the problem of given quality functionality optimization. The subject of this paper study of is cellular circuits (CS), also known as flat rectangular circuits. In the cellular circuit model appears the functional of the *area* $A(S)$. In this paper we consider a model with a basis for which for the first time is shown $\sigma \in (0.182, 1]$. This paper is devoted to a basis B'_0 consisting of 3 functional elements and 5 switching elements. The insulator is highlighted separately. The model makes possible carrying out auxiliary calculations during signal routing, occupying only a small additional part of the entire circuit area. Thus, it is possible to consider some problems of logical and physical synthesis as a common system.

In this paper the main attention is devoted to the conjunctive decoder Q_n^p , however, similar constructions and estimates are also true for the disjunctive decoder J_n^p , defined dually, and the corresponding schemes differ from those constructed only by underlying various functional elements, in particular, only by replacing the functional element of the conjunction with functional element of disjunction. The decoders built in this work have high dynamic activity, regular construction and dense structure. It is possible to build a decoder with better dynamic activity indicators by slightly increasing area. The method for constructing decoders that achieves such estimate is also shown in this paper.

Keywords: 5G, Integrated Access and Backhaul, IAB, Queuing Theory, Polling

Conflict of interests: The author declares no conflict of interests.

For citation: Zizov V.S. Decoders Dynamic Activity in a Cellular Circuits Model. *Modern Information Technologies and IT-Education*. 2023;19(4):837-847. <https://doi.org/10.25559/SITITO.019.202304.837-847>



Введение

Модель *клеточных схем (КС)* была предложена в 1967 году С. С. Кравцовым в статье [1]. Это математическая модель *интегральных схем (ИС)*, которая учитывает некоторые особенности физического синтеза. В её основе лежит хорошо изученная модель логического синтеза – *схемы из функциональных элементов (СФЭ)*. Ключевое отличие от *СФЭ* состоит в ряде геометрических ограничений на *СФЭ*, клеточная схема представляет собой своего рода вложение *СФЭ* в прямоугольную решётку. Это обусловлено необходимостью учёта трассировочных ресурсов при размещении *СФЭ* в пространстве *ИС*. В силу своих особенностей клеточные схемы также называются *плоскими прямоугольными схемами*.

Одной из основных задач синтеза микросхем является синтез схемы, реализующей некоторую функцию алгебры логики (**ФАЛ**). При этом из множества всех реализаций требуется выбрать те, которые наилучшим образом подходят под задачу. Или, иначе говоря, решают задачу оптимизации заданного функционала качества. В модели **КС** естественным образом возникает функционал *площади* $A(S)$. Для этого функционала был показан порядок *функции Шеннона* в работе А. Альбрехта [2], равный $\sigma 2^n, n \rightarrow \infty$. В вышеупомянутых работах [1], [2], исходя из мощностных соображений, показаны границы константы $\sigma: \sigma \in \left[\frac{1}{4}, \frac{9}{2}\right]$. В настоящей работе

рассматривается аналогичная модель с отличным от этих работ базисом, для которого впервые показывается $\sigma \in (0.182, 1]$.

Развитие технологии производства *ИС* вызвало большой интерес к другим функционалам качества. Данная модель обладает хорошими пространственными характеристиками, позволяет учитывать при расчётах длину проводников. Длина проводников влияет и на энергопотребление, и на задержку, и на многие другие параметры схемы. Подобная математическая модель была описана К. Д. Томпсоном в монографии [3] в 1980 году. Такая модель – основная для исследований, связанных с *ИС*. Однако, одним из недостатков считается то, что она не учитывает задержек при распространении сигнала в проводниках. В статье Б. Чазелле и М. Лоуис 1985 года [4] была предложена модель, описывающая возникающие в схеме задержки. Согласно исследованию обеих моделей Г. Биларди, М. Працци, Ф. П. Препарат [5], модель Томпсона не столь хорошо учитывает задержку, однако этого зачастую достаточно для расчётов в рамках небольших (в пределах одного кристалла) *ИС*, либо для планирования частей более крупных *ИС*. Актуальность настоящей работы определена тем, что в ней рассматриваются реализации отдельных функций и систем функций с некоторыми ограничениями.

1 Описание модели

1.1 История вопроса

Нижние оценки площади. В рамках модели

клеточных схем были получены нижние оценки сложности для некоторых функций и систем булевых функций. В работе Ю. Хромковича, С. А. Ложкина и др. [6] получена нижняя оценка для систем булевых функций, максимальная по порядку, равная n^2 . Соответствующая этой оценке схема реализует умножение двух n -разрядных чисел. Д. А. Жуков предложил [7] метод синтеза оптимальных по порядку и глубине схем, реализующих частичные булевы функции. В работе А. Ю. Яблонской [8] была установлена асимптотика площади вида $C \frac{2^n}{\log n}$ для

схем с ограниченной высотой, реализующих функции инвариантного класса. Константа C зависит от конкретного класса функций. В статье С. В. Грибка [9] приводится базис клеточных схем, для которого удалось в явном виде показать асимптотику функции Шеннона.

Верхние оценки площади. В работе Д. А. Жукова [7] показано, что для любой **ФАЛ** существует схема с площадью $A(S) = 9 \cdot 2^n$. В данной статье рассмотрены реализации частичных булевых функций. Для некоторой части таких функций показано, что данную реализацию нельзя улучшить по порядку. Более того, для произвольных частично определённых функций с областью определения D существует схемная реализация, имеющая площадь $O(n\sqrt{|D|} + |D|)$.

Отдельные классы функций. Н. А. Шкаликова исследовала [10] сложность реализации плоскими схемами некоторых конкретных булевых операторов, а также симметрических функций. Она установила асимптотику сложности дешифратора, равную $Cn2^n, C = const$. О. В. Черемисин в работе [11] ввёл меру активности клеточных схем и показал, что дешифратор нельзя реализовать схемой, одновременно оптимальной по площади и активности.

1.2 Основные понятия

Мультиплексор. Мультиплексорная функция алгебры логики (**ФАЛ**) часто применяется как в теоретических исследованиях, так и при синтезе интегральных схем. Мультиплексоры обычно являются составной частью более сложных схем, комбинационных блоков и схем выбора из памяти. Этим обусловлена необходимость их оптимизации по всем параметрам: задержке, мощности, площади и так далее. Наиболее актуальными сейчас становятся задачи минимизации площади и энергопотребления. В модели клеточных схем естественным образом возникает функционал площади схемы. Несколько сложнее может быть определён функционал, соответствующий энергопотреблению схемы. Мультиплексорные **ФАЛ** применяются как в теории индивидуального синтеза при поиске оптимальных либо близких к оптимальным схем, так и в теории универсального синтеза при разработке общего метода построения схем и анализе функции Шеннона. Более того, **ФАЛ** мультиплексорного типа применяются при тестировании и исследовании надёжности схем. В англоязычной литературе



мультиплексорная ФАЛ μ_n часто называется функцией доступа к памяти (*storage access function*), либо функцией выбора или поиска (*lookup function*). Это подчёркивает её сферу применения.

Сложность мультиплексорной ФАЛ. Сложность реализации мультиплексорной ФАЛ была предметом изучения многих работ. Для стандартного базиса известна асимптотическая оценка 2^{n+1} , показанная, например, в статье В. В. Коровина [12] и для СФЭ, и для формул. В модели СФЭ над стандартным базисом в докладе П. В. Румянцева [13] описаны совпадающие в главном члене разложения верхние и нижние оценки, равные $2^{n+1} + O\left(2^{\frac{n}{2}}\right)$.

В ряде работ А. В. Рыбакова и М. А. Алехиной (см. [14]) была исследована надёжность клеточных схем. В частности, в работе [15] рассматривалась асимптотически оптимальная по надёжности реализация функции выбора v_{2i} аналогичная мультиплексорной ФАЛ.

В статье С. А. Ложкина [16] были доказаны верхние оценки глубины мультиплексорной ФАЛ. В частности, были показаны оценки $L(F_n) \leq 16 \cdot 2^n$, $T(F_n) \leq n + 4$ для сложности и глубины формул соответственно.

Связь дешифраторов и мультиплексоров. Реализации дешифраторов и мультиплексоров в известных моделях тесно связаны. В большинстве случаев один получается из другого добавлением некоторого числа элементов, которое пропорционально числу информационных входов мультиплексора (выходов дешифратора). Например, полный мультиплексор порядка в модели контактных схем может быть легко получен из контактного дешифратора порядка n при добавлении 2^n дополнительных контактов, помеченных символами информационных БП, которые соединяют выходы дешифратора с новым полюсом – выходом мультиплексора. Аналогично может быть построена реализующая квазимультиплексорную ФАЛ (мультиплексорную ФАЛ, у которой некоторые информационные входы забиты нулями) контактная схема на основе схемы, реализующей систему из k элементарных конъюнкций (ЭК) ранга n . Это достигается проведением k дополнительных контактов, помеченных символами информационных БП, при этом отсутствующие ЭК будут нулями в квазимультиплексорной ФАЛ. Некоторые трудности построения мультиплексоров в модели КС заключаются в том, что в данной модели нет элемента, допускающего конъюнкцию двух сонаправленных выходов. В минимальном по площади дешифраторе все выходы расположены плотно, что не позволяет использовать дополнительные схемы. В некоторых базисах показаны различные оценки для клеточных схем, Г. В. Калачев, в частности, в работе [17] показал верхнюю оценку сложности клеточных схем, равную $n2^n$. В той же работе проведён анализ мощности (меры энергопотребления) клеточных схем. Ряд других статей Г. В. Калачева также рассматривает

мощность и потенциал для разных классов функций.

Мощность схем. Характеристикой *энергопотребления* являются несколько тесно связанных функционалов. В первую очередь, это функционал *мощности* схемы, аналог динамической активности СФЭ. Основной работой по описанию меры активности схемы является статья О. М. Касим-Заде [18]. Он показал, что существует базис, в котором для любой ФАЛ от n переменных можно построить схему, P -активность которой имеет порядок $O(n^2)$. Аналогичный функционал мощности в модели контактных схем был исследован в работе Ю. С. Шуткина [19], и в ней показан линейный порядок роста соответствующей функции Шеннона.

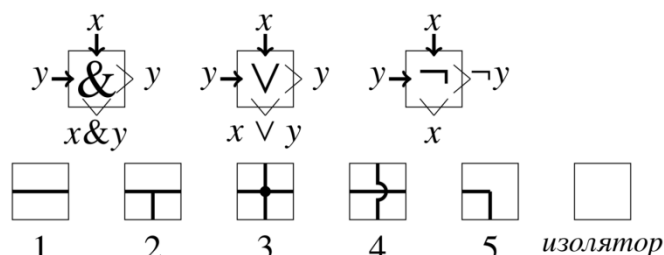
Оценки сложности в других базисах. В некоторых других моделях получены более точные оценки. Канонический базис работы [1] состоит из 3 функциональных элементов. Большое внимание уделено похожим, но несколько отличным базисам. Описание функционала мощности клеточных схем, определение соответствующей функции Шеннона, её оценки и отвечающие этим оценкам клеточные схемы приведены в работе Г. В. Калачева [17]. В данной работе все оценки приведены для расширенного базиса, состоящего из 8 функциональных элементов. В

частности, там показана асимптотика $W(n) = \theta\left(2^{\frac{n}{2}}\right)$ и для среднего значения мощности, и для максимальной мощности схемы. Другим функционалом является потенциал схемы, который также описан в данной работе. Показанная в ней схемная реализация для произвольной функции имеет площадь $2^n + O(2^n)$ и большую часть занимают элементы типов «блокировка» и «импликация».

1.3 Структура модели

Определение. Предметом изучения настоящей работы являются клеточные схемы (КС), они же плоские прямоугольные схемы. КС является прямоугольной решёткой на плоскости, состоящей из клеток – единичных квадратов. Каждая клетка представляет собой элемент. Элементы бывают двух типов: *коммутационные* элементы и *функциональные* элементы. *Функциональным* называется элемент, который реализует хотя бы одну нетождественную булеву функцию. *Коммутационные* элементы реализуют тождественные функции, и их назначением является передача сигналов. Входами и выходами одного элемента являются контакты, сопоставленные стенкам его клетки. Элемент реализует функцию f на выходе a , если при сопоставлении каждому входу своих переменных x_i на выходе a реализуется функция f от этих переменных.

Базис. В данной работе рассматривается базис B' , аналогичный базисам, рассмотренным в работах [1], [10]. Он состоит из 3 функциональных элементов и 5 коммутационных (см. рис. 1). Отдельно выделяется изолятор.



Р и с. 1. Базис B'_0 , функциональные элементы (&) конъюнкции, (V) дизъюнкции и (¬) отрицания. Коммутационные элементы: 1) проводник, 2) Т-образный разветвитель, 3) разветвитель, 4) пересечение без соединения, 5) поворот. Здесь и далее условная ось функциональных элементов (вертикаль у знаков & и V, горизонталь у ¬) сонаправлена нетождественному выходу.

Fig. 1. The basis B'_0 comprises logical elements (&) AND, (V) OR, and (¬) NOT. Routing elements include: 1) conductor, 2) T-shaped splitter, 3) splitter, 4) non-connected crossing, 5) bend. Hereinafter, the reference axis of the logical elements – vertical for the & and V symbols, horizontal for ¬ – is aligned with the non-identity output.

Источник: здесь и далее в статье все рисунки составлены автором.
Source: Hereinafter in this article all figures were drawn up by the author.

Изолированными называются контакты (стороны квадрата, содержащего элемент), которые не подсоединены к входам либо выходам других элементов. Над всеми элементами определён ряд преобразований, не меняющих сами элементы. Это поворот на 90 градусов, отражение, и для функциональных элементов изолирование контакта, реализующего тождественную функцию. *Изолятор* – это особый элемент, все контакты которого изолированы. Будем далее считать, что если в клетке не указан тип элемента, то такая клетка является изолятором. В некоторых случаях используются вспомогательные конструкции, состоящие из коммутационных элементов и отрицаний. Такие конструкции служат для разведения сигналов по схеме, и в дальнейшем будут называться *разводкой*.

Входы и выходы схемы. Среди внешних контактов тех элементов, что расположены вдоль края прямоугольной решётки, выделяют множества входов и выходов схемы. Каждому входу сопоставляется своя метка переменной x_i . Будем говорить, что *схема реализует множество функций*, если для каждой функции f этого множества, зависящей от входных переменных $\tilde{X}$ схемы, существует выход a , который её реализует: $a = f(\tilde{x})$.

Площадь схемы. Определим *функционал площади* схем, который далее будет их критерием сложности. Схема Σ , не содержащая ни рядов, ни столбцов, состоящих только из изоляторов, имеет следующие размерности: *длину* l , измеряемую по горизонтали, и *высоту* h , измеряемую по вертикали. Всюду далее без ограничения общности будем считать, что $h \leq l$. Тогда площадью $A(\Sigma)$ клеточной схемы Σ называется площадь прямоугольной решётки схемы Σ , или, что то же самое, произведение длины и высоты схемы

$$A(\Sigma) \stackrel{\text{def}}{=} l(\Sigma)h(\Sigma) \quad (1.1)$$

Мощность схемы. Определим энергопотребление клеточной схемы. В работе Г. В. Калачева [17] введён функционал средней мощности клеточной схемы и определены основные его свойства. Будем придерживаться аналогичных обозначений, однако в

целях уточнения константы введём обозначения, учитывающие ёмкости различных элементов.

Пусть в клеточной схеме существует k элементов. Ёмкостная характеристика проводника равна C . Это значение учитывает ёмкостную нагрузку на один логический элемент. Принимается гипотеза, что в общем виде переключаемая ёмкость выражается как $1 + CL$, где L – общая длина проводников, подключённых к выходу элемента, взятая до входа в другой элемент или выхода схемы. В модели **КС** это суммарная площадь подключённых проводников, имеющих данный логический элемент в качестве истока. Коэффициент C является произвольным, и отвечает отношению ёмкостной характеристики условной единицы длины проводников к ёмкостной характеристике логического элемента сравнимых размеров. При этом ёмкостная характеристика логического элемента и минимальных соединений рядом с ним принимается за единицу. В практических приложениях C не является константой, однако в ряде реальных схем этот коэффициент можно с хорошей точностью оценить числом $\frac{1}{5}$.

Суммарной мощностью электрической схемы является сумма статической и динамической составляющих. Будем считать статическую часть пренебрежимо малой, отталкиваясь от оценки, что динамическая активность составляет порядка 80% мощности схемы [20]. В рамках различных технологий основной вклад в общую мощность вносят два фактора: ёмкостное рассеяние и рассеивание энергии за счёт сквозных токов. Последнее удерживается в приемлемых пределах на технологическом уровне, поэтому на логическом уровне в основном рассматривается вопрос минимизации ёмкостного рассеяния [21]. Согласно упрощённой модели [22] средняя величина мощности, рассеиваемой на выходах синхронной схемы (комбинационного узла) при постоянном напряжении питания и частоте синхронизации выражается как $P_{dyn} = KE_s C_L$, где E_s – переключаемая активность схемы, а C_L – ёмкостная нагрузка. Значение K определяется при архитектурном проектировании, и в отдельных узлах схемы может быть принято за константу. Тогда можно ввести функционал D мощности **КС** следующим образом.



Мощностью одного функционального элемента будем считать мощность самого ФЭ, принятую за ёмкостную характеристику участка схемы, непосредственно подключенного к выходу ФЭ (характеристику сети). При переключении его состояния с “1” на “0” или обратно произведение $E_S C_L$ будет равно сумме ёмкостных характеристик ФЭ и КЭ, принятых за 1 и C соответственно.

Введём функционал $D(S, \alpha, \beta)$ для КС как сумму мощностей всех ФЭ схемы, выделяющихся при переключении с набора входных значений α на β . Тогда для данной модели верно

$$D(S, \alpha, \beta) = \sum_{a=1}^a A(S) D(F_a, \alpha, \beta),$$

где за $D(F_a, \alpha, \beta)$ обозначена мощность одного элемента схемы на данной смене наборов.

Определим максимальную мощность $D(S)$, или динамическую активность, как максимум по всем наборам (α, β) .

$$D(S) = \max_{(\alpha, \beta) \in B^n \times B^n} D(S, \alpha, \beta).$$

В случае, когда существует более тонкое ограничение на свойство наборов, например, что расстояние Хэмминга $d(\alpha, \beta)$ ограничено числом d , будем оговаривать это отдельно и обозначать за $D(S, d)$:

$$D(S, d) = \max_{d(\alpha, \beta) \leq d} D(S, \alpha, \beta).$$

Свойства клеточных схем. Опишем ещё несколько важных для КС свойств. Односторонней называется схема, у которой все входные переменные подаются лишь на одну сторону решётки. Однократной называется схема, у которой любая входная переменная подаётся на вход лишь один раз. В противном случае схема называется многократной. Повторяющей называется схема, которая напротив каждого своего входа X симметрично располагает выход Y , на котором реализуется тождественная функция $y(x) = x$.

Эти замечательные свойства отражают особенность составления комбинации блоков. Если схема входит в состав системы большого размера, то все реализуемые ею функции могут быть переданы по соответствующим коммутаторам дальше. Иногда это требует сборки передаваемых данных в «пучок», своего рода шину, и необходимо располагать все выходы на одной стороне. Можно ожидать, что каждый входной сигнал будет представлен лишь одним проводом, отсюда возникает требование однократности. Иногда требуется переиспользование тех же входных сигналов, для чего служит свойство повторяемости. Оно может быть ослаблено, если потребовать повторения всех выходов в каком-то произвольном месте противоположной стороны.

Интерес к такого рода схемам обусловлен, прежде всего, особенностями синтеза схем в практических приложениях. В реальных схемах логический и физический синтез разделены на разные этапы. Первый создаёт функциональную часть, которая обычно

разбивается на блоки. Последующие этапы проводят сигнальные линии, передающие данные между этими блоками. Такая коммутационная часть может занимать значительную часть получившейся интегральной схемы. Рассматриваемая модель даёт возможность проводить вспомогательные вычисления по ходу разводки сигналов, занимая лишь небольшую дополнительную часть площади всей схемы. Таким образом, обеспечивается рассмотрение некоторых задач логического и физического синтеза как единой системы.

2 Оценки сложности дешифратора

Дешифратор. Пусть $Q(n)$ – множество всех элементарных конъюнкций (ЭК) ранга n от входных переменных $X(n) = x_1, K, x_n$, то есть множество ФАЛ вида

$$K(x_1, K, x_n) = x_1^{\sigma_1} x_2^{\sigma_2} \dots x_n^{\sigma_n}, \quad \text{где}$$

$(\sigma_1, \sigma_2, \dots, \sigma_n) \in B^n, x_i^0 = \neg x_i, x_i^1 = x_i$. При этом вектор-строку Q_n , которая состоит из всех ЭК множества Q_n ,

упорядоченных в порядке возрастания номеров их столбцов значений, будем называть конъюнктивным дешифратором порядка n . Под полным конъюнктивным схемным дешифратором порядка n будем понимать схему с n входами и $2n$ выходами, которая реализует систему Q_n^p .

В настоящей работе основное внимание уделено конъюнктивному дешифратору Q_n^p , однако аналогичные построения и оценки верны также и для дизъюнктивного дешифратора J_n^p , определяемого двойственным образом, и соответствующие схемы отличаются от построенных лишь различными функциональными элементами, лежащими в их основе, в частности, лишь заменой ФЭ конъюнкции на ФЭ дизъюнкции.

Тривиальные схемы. Покажем два семейства схем, реализующих дешифратор порядка n , и обладающих простой структурой. Асимптотика площади этих схем одинакова и при $n \rightarrow \infty$ равна $n^{2^{n+1}}$. Схемы обладают хорошими качествами, однако эта оценка не является оптимальной, и улучшается теоремой (2.1). Более важно, что они обладают рядом замечательных свойств. Этим обусловлено их применение в качестве составных элементов более сложных схем.

Лемма 2.1. Существует КС $\check{S}_n$, реализующая дешифратор Q_n^p с высотой n и длиной $2^{n+1} - 1$.

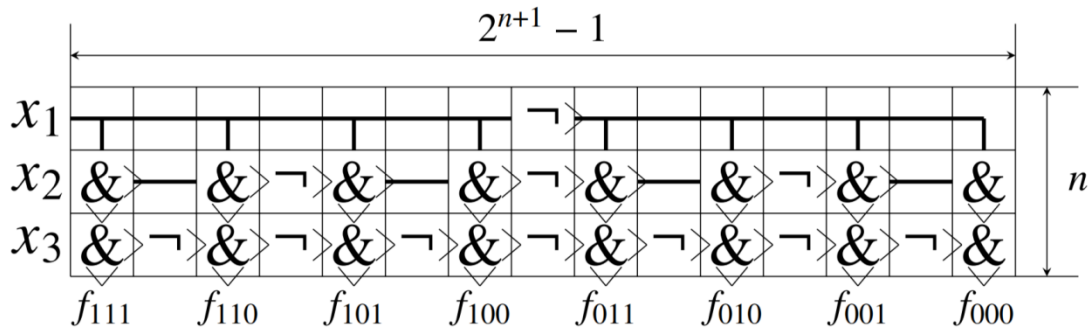
Замечание 1. Построенная схема отличается рядом свойств. Она односторонняя, однократная, и все её выходы расположены на одной стороне. Более того, добавлением одного столбца из элементов отрицания можно получить повторяющую схему.

Доказательство. Построим схему $\check{S}_n$ следующим образом (см. рис. 2). Все входные переменные будут подаваться с левой вертикальной стороны. В нечетных столбцах, отвечающих различным наборам $\sigma, \sigma \in B^n$, будут располагаться ФЭ конъюнкции, основной выход



которых расположен снизу, причем на выходе последнего из них реализуется ЭК K_σ . Каждый четный столбец обеспечивает смену наборов, и содержит некоторое число отрицаний. Все переменные $x_1, \dots, x_n$ передаются слева направо либо через КЭ, либо через ФЭ отрицания. Все реализуемые ЭК

отвечают выходам $Z_0, \dots, Z_{2^n-1}$ схемы $\hat{S}_n$, расположенным на ее нижней стороне с шагом 2. Из построения видно, что высота схемы составляет n , а длина схемы почти вдвое больше числа выходов и равна $2^{n+1} - 1$.



Р и с. 2. Пример схемы вида $\hat{S}$, реализующей дешифратор порядка $n = 3$

F i g. 2. An example of a circuit of type $\hat{S}$ implementing an $n = 3$ order decoder

Лемма 2.2. Существует клеточная схема $\hat{S}_n$, реализующая дешифратор Q_n^P , с высотой $2n$ и длиной 2^{n+1} .

Доказательство. Построим схему так, как показано на рис. 3. Все входные переменные будут составлять условный левый «нулевой» столбец схемы $\hat{S}_n$. При этом первый столбец схемы представляет собой разводку, которая при помощи одного дополнительного инвертора, расположенного во втором столбце, добавляет ФАЛ $\neg x_i$ для каждой входной БП x_i . В

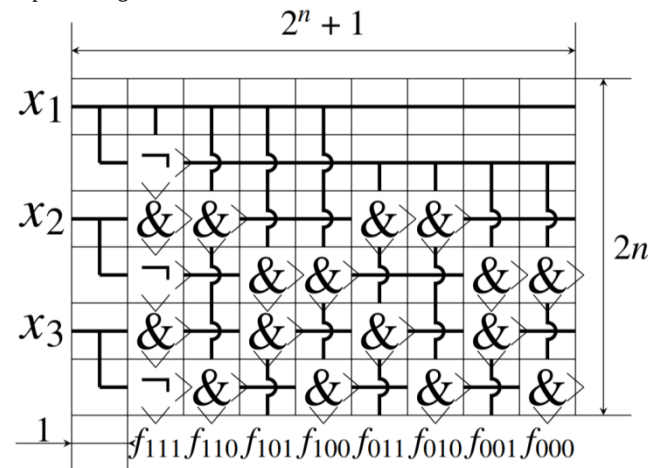
каждом столбце схемы $\hat{S}_n$, начиная со второго, происходит выбор нужного набора степеней БП $x_i, i = \overline{1, n}$, а также их «вертикальное» конъюнктирование с использованием коммутационных элементов и элементов конъюнкции. Порядок формирования столбцов, отвечающих отдельным наборам, может быть изменен. Все реализуемые ЭК отвечают выходам, плотно расположенным на нижней стороне схемы. Из построения видно, что высота схемы $h = 2n$. Длина схемы в точности равна числу выходов плюс ширина разводки, то есть $l = 2^n + 1$.

Замечание 2. Данная схема обладает теми же свойствами, что и схема из леммы 2.1. Она отличается наличием разводки ширины 2, которая обеспечивает свойство однократности. Для того, чтобы преобразовать схему в повторяющуюся, достаточно для каждой переменной не изолировать тождественные выходы конъюнкций крайнего столбца, и довести в каждом ряду линии коммутаторов до конца.

Лемма 2.3. Для динамической активности схемы, построенной в лемме 2.2, верна верхняя оценка при $n \rightarrow \infty$.

$$D(\hat{S}_n) \leq Cd2^{n+1} + 2^{n-1}.$$

Доказательство. Оценим динамическую активность



Р и с. 3. Пример схемы вида $\hat{S}$ реализующей дешифратор порядка $n = 3$

F i g. 3. An example of a circuit of type $\hat{S}$ implementing an $n = 3$ order decoder

схемы. Пусть в момент t на входы подан набор σ_t . В момент $t + 1$ на входы подан набор σ_{t+1} . Расстояние между наборами примем за $d(\sigma_t, \sigma_{t+1}) = d$. При смене наборов в соответствующих горизонтальных линиях меняется логическое значение. Число этих линий $2d$, каждая пара меняет значение при смене значения переменной. Длина каждой линии равна длине схемы $2^n + 2$. Отсюда динамическая активность этих линий равна $Cd2^{n+1}$.

Оценим изменения в вертикальных линиях. Ровно на одном выходе значение меняется с «0» на «1», и ровно на одном значении меняется наоборот с «1» на «0». В зависимости от наименьшего индекса i переменных x_i , отличающихся в наборах σ_t, σ_{t+1} , меняется динамическая активность схемы. В частности, меняется 2^{n-1} линий с «0» на «1» и ровно столько же наоборот. Половина сигналов гасится на каждой следующей

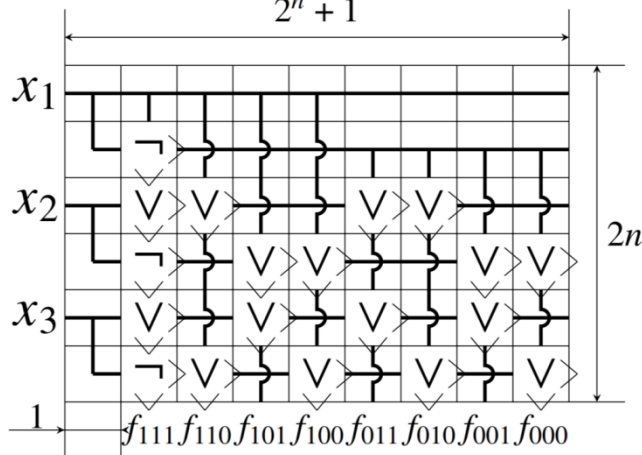


линии вниз по порядку, вне зависимости от набора значений. Возьмём прогрессию $\frac{1}{2}, \frac{1}{4}, \frac{1}{8}, \dots, \frac{1}{2^{n-i}}$. Её сумма в

пределе $n \rightarrow \infty$ стремится к 1 снизу, ограничим частичные суммы сверху 1. Тогда динамическая активность этих линий есть $2 \cdot 2^{n-i}$.

Динамическая активность схемы есть

$$D(\hat{S}_n) = Cd2^{n+1} + 2^{n+1} \leq (Cd+1)2^{n+1}.$$



Р и с. 4. Пример схемы J, реализующей дешифратор J_n порядка n = 3
F i g. 4. An example of circuit J implementing the J_n decoder of order n = 3

Лемма 2.4 (о дизъюнктивном дешифраторе). Для сложности схемы S, реализующей дизъюнктивный дешифратор J_n, в модели КС верна верхняя оценка

$$A(S) < n_i^{n-i} + o(z^{n-1}).$$

Доказательство. Построим однократную повторяющуюся клеточную схему Jⁿ, реализующую дизъюнктивный дешифратор с расположением выходов на одной стороне. Для этого построим схему, подобную конъюнктивному дешифратору с тем отличием, что элементы конъюнкции заменены на дизъюнкцию. Ключевое отличие заключается в том, что выходы реализуют инверсную функцию относительно дизъюнктивного дешифратора (см. рис. 4).

Оценки площади и динамической активности в точности совпадают с оценками схемы из Леммы 2.2.

Замечание 2.1. Далее не будем различать формулировки теорем для конъюнктивных и дизъюнктивных дешифраторов, потому что все они обобщаются на оба типа дешифраторов лишь небольшим изменением, описанным ранее. В дальнейшем тексте под дешифратором понимается конъюнктивный дешифратор, если не сказано иное.

2.1 Верхняя оценка площади дешифратора

Теорема 2.1 (о верхней оценке). Для любого $n = 1, 2, \dots$ существует клеточная схема Σ , реализующая дешифратор порядка n $A(\Sigma_n) \leq n2^{n-1} + 8 \cdot 2^{n-1} + 2n + 16$

Доказательство и конструктивное построение таких схем приводится в работе [23].

Замечание 3. Полученная в теореме 2.1 оценка является асимптотически точной в смысле главного члена площади схемы и, более того, является т.н. асимптотической оценкой высокой степени точности

(см., например, [L21]), то есть устанавливает поведение сложности $A(Q_n^p)$ с относительной погрешностью вида $O(\frac{1}{n})$.

2.2 Оценки динамической активности

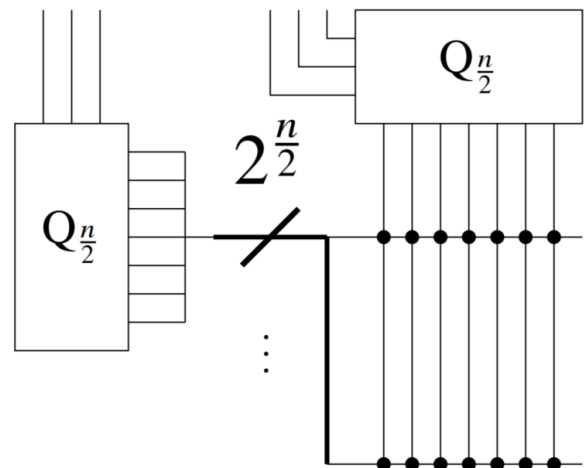
Дешифраторы, построенные в леммах 2.2 и 2.4 отличаются высокой динамической активностью, регулярным строением и плотной структурой.

Утверждение 2.1. Динамическая активность клеточной схемы $D(\Sigma_n)$, построенной в теореме 2.1, не превосходит $Cd2^{n+1} + o(2^n)$ и в худшем случае составляет $Cn2^{n-1} + n^2$.

За счёт некоторого увеличения площади возможно построить дешифратор, обладающий более хорошими показателями динамической активности. Покажем способ составления дешифраторов, при котором достигается эта оценка.

Теорема 2.2 (о дешифраторе с уменьшенной мощностью). Существует односторонняя клеточная схема Σ с выходами на одной стороне, реализующая дешифратор порядка n, для которой верна следующая оценка динамической активности в модели КС:

$$D(\Sigma) = C2^{n+2} + O\left(Cd2^{\frac{n}{2}}\right), n \rightarrow \infty.$$



Р и с. 5. Принципиальная схема дешифратора порядка n малой мощности
F i g. 5. The circuit diagram of a low-power n-th order decoder

Доказательство. Пусть n чётно. Построим два дешифратора от каждой половины входов $\frac{n}{2}$. Выходы одного составим в шину ширины $2^{\frac{n}{2}}$, которую дублируем $2^{\frac{n}{2}}$ раз. Каждую шину пустим через матрицу конъюнкций (дизъюнкций для J_n) M так, чтобы выходы одного проходили конъюнкции (дизъюнкции) с выходами другого (см. рис. 5). Матрицы составляются таким образом, чтобы в каждой строке было пересечение ровно с одним столбцом, и на этом пересечении стоял функциональный элемент. Один выход первого дешифратора дублируется $2^{\frac{n}{2}}$, и все соответствующие ему строки должны пересекаться с разными столбцами.

Основная мощность дешифратора из леммы 2.2 выделялась на проводниках. В такой конструкции основная мощность выделяется внутри малых



дешифраторов. Посчитаем необходимые значения.

Общая структура схемы останется без изменений, оба дешифратора от половины входов имеют мощность

$$D(S') \leq (Cd' + 1)2^{\frac{n}{2}+1}. \quad \text{Суммарная динамическая}$$

$$\text{активность } D(S) \leq (Cd' + 2 + Cd'')2^{\frac{n}{2}+1} = (Cd + 2)2^{\frac{n}{2}+1}.$$

Оценим теперь активность шины и матриц. При переключении любого набора входов шина первого дешифратора имеет значение с ровно одной единицей. Длина любого контакта шины не превышает значения полупериметра прямоугольника разводки плюс площади матрицы $2^{\frac{n}{2}} + 2^n + 2^{\frac{n}{2}} \cdot 2^{\frac{n}{2}} = 2^{n+1} + 2^{\frac{n}{2}}$. Ровно один контакт меняет своё значение с 0 на 1, и ровно один с 1 на 0.

Каждый выходной контакт второго дешифратора имеет длину 2^n . Для выходов этого дешифратора верны аналогичные утверждения. В матрице на соединении двух контактов стоит один функциональный элемент, и для любой пары контактов существует ровно одно соединение.

Динамическая активность разводки и матрицы составляет $D(M) \leq 2^{n+2}C + 2^{\frac{n}{2}}C + 2$.

Итоговая динамическая активность всей схемы Σ :

$$D(\Sigma) = D(M) + D(S') + D(S'') + 2^{\frac{n}{2}} + 1.$$

Применим оценки, полученные в леммах 2.2 и 2.4, а также результат (2.1), выразим её в явном виде.

$$D(\Sigma) \leq C2^{n+2} + 2^{\frac{n}{2}}C + (Cd + 2.5)2^{\frac{n}{2}+1} + 3 = C2^{n+2} + O(Cd2^{\frac{n}{2}})$$

Утверждение 2.2. Видно, что динамическая активность данной схемы асимптотически равна $C2^{n+2}$, но не зависит от расстояния между

меняющимися наборами. От расстояния d зависит лишь младший член разложения. Напротив, построенные в леммах 2.2 и 2.4 дешифраторы имели активность $Cd2^{n+1} \leq Cn2^{n+1}$.

Лемма 2.5. Для схемы Σ , построенной в теореме 2.2,

$$\text{верна оценка площади } A(\Sigma) = 2^{\frac{3n}{2}+1} + n2^n + O(n2^{\frac{n}{2}}).$$

Доказательство. Основная площадь данной схемы приходится на разводку, она содержит более $2^{\frac{3n}{2}+1}$

коммутационных элементов и порядка $n(2^n - 2^{\frac{n}{2}})$ изоляторов. В случае, если известно вероятностное распределение наборов, подаваемых на вход схемы, и не имеет значения порядок расположения выходов дешифратора, существует такое расположение выходов, что среди всех перестановок выходов выделяемая на схеме мощность будет минимальной. Этого можно достичь перестановкой пакетов выходов так, чтобы наиболее часто переключаемые выходы первого (на рисунке 5 левого) дешифратора были собраны в одном месте, близком к второму дешифратору. Тогда уменьшается суммарная длина проводников, которые передают новое значение. Оценим её площадь. Высота такой схемы составляет

$$2^n + 2 \cdot \frac{n}{2} = 2^n + n, \text{ длина } 2^{\frac{n}{2}+1} + n, \text{ площадь}$$

$$A(\Sigma) = (2^n + n)(2^{\frac{n}{2}+1} + n) = 2^{\frac{3n}{2}+1} + n2^n + O(n2^{\frac{n}{2}}).$$

В общем случае при $n \rightarrow \infty$ верно

$$A(\Sigma) = 2^{\frac{3n}{2}+1} + n2^n + O(n2^{\frac{n}{2}}).$$

Список использованных источников

1. Кравцов С. С. О реализации функций алгебры логики в одном классе схем из функциональных и коммутационных элементов // Проблемы кибернетики. 1967. Вып. 19. С. 285-292.
2. Альбрехт А. О схемах из клеточных элементов // Проблемы кибернетики. 1975. Вып. 33. С. 209-214.
3. Thompson C. D. A complexity theory for VLSI. Computer Science Tech Report CMU-CS-80-140. Carnegie-Mellon University, 1980. 132 p.
4. Chazelle B., Monier L. A Model of Computation for VLSI with Related Complexity Results // Journal of the ACM JACM. 1981. Vol. 32, issue 3. P. 318-325. <https://doi.org/10.1145/3828.3834>
5. Bilardi G., Pracchi M., Preparata F. A critique of network speed in VLSI models of computation // IEEE Journal of Solid-State Circuits. 1982. Vol. 17, No. 4. P. 696-702. <https://doi.org/10.1109/JSSC.1982.1051799>
6. Lower Bounds on the Area Complexity of Boolean Circuits / J. Hromkovic [et al.] // Theoretical Computer Science. 1992. Vol. 97, issue 2. P. 285-300. [https://doi.org/10.1016/0304-3975\(92\)90079-U](https://doi.org/10.1016/0304-3975(92)90079-U)
7. Жуков Д. А. О вычислении частичных булевых функций клеточными схемами // Дискретный анализ и исследование операций. Серия 1. 2004. Т. 11, № 2. С. 32-40. EDN: IARLCB
8. Яблонская А. Ю. О сложности реализации булевых функций из инвариантных классов клеточными схемами ограниченной высоты с кратными входами // Вестник Нижегородского университета им. Н.И. Лобачевского. 2012. № 4-1. С. 225-231. EDN: PCWZMD
9. Грибок С. В. Об одном базисе для схем из клеточных элементов // Вестник Московского университета. Серия 15: Вычислительная математика и кибернетика. 1999. № 4. С. 36-39.
10. Шкаликова Н. А. О реализации булевых функций схемами из клеточных элементов // Математические вопросы кибернетики. 1989. Вып. 2. С. 177-197. URL: <http://library.keldysh.ru/mvk.asp?id=1989-177> (дата обращения: 26.08.2023).
11. Черемисин О. В. Об активности схем из клеточных элементов, реализующих систему всех конъюнкций // Дискретная математика. 2003. Т. 15, № 2. С. 113-122. <https://doi.org/10.4213/dm198>
12. Коровин В. В. О сложности реализации универсальной функции схемами из функциональных элементов // Дискретная математика. 1995. Т. 7, № 2. С. 95-102.
13. Румянцев П. В. О сложности реализации мультиплексорной функции схемами из функциональных элементов



- // Проблемы теоретической кибернетики. Тезисы докладов XIV межд. конф. М.: МГУ, 2005. С. 133.
14. Алехина М. А., Рыбаков А. В. Синтез и сложность асимптотически оптимальных по надежности клеточных схем // Известия высших учебных заведений. Поволжский регион. Физико-математические науки. 2014. № 4(32). С. 5-16. EDN: TMZZHB
 15. Рыбаков А. В. Метод синтеза надежных клеточных схем с использованием функции выбора // Известия высших учебных заведений. Поволжский регион. Физико-математические науки. 2015. № 2(34). С. 122-134. EDN: UKTRIF
 16. Ложкин С. А. О синтезе формул, сложность и глубина которых не превосходят асимптотически наилучших оценок высокой степени точности // Вестник Московского университета. Серия 1: Математика. Механика. 2007. № 3. С. 19-25. EDN: IAJKMF
 17. Калачев Г. В. Порядок мощности плоских схем, реализующих булевы функции // Дискретная математика. 2014. Т. 26, № 1. С. 49-74. <https://doi.org/10.4213/dm1267>
 18. Касим-Заде О. М. Об одной мере сложности схем из функциональных элементов // Доклады Академии наук. 1980. Т. 250, № 4. С. 797-800.
 19. Шуткин Ю. С. Одновременная минимизация объема и мощности контактных схем // X Международная конференция «Интеллектуальные системы и компьютерные науки». М., 2011. С. 318-321.
 20. Roy K., Prasad S. C. Low Power CMOS VLSI Circuit Design. N. Y.: John Wiley and Sons Inc., 2000. 376 p.
 21. Bellaouar A. B., Elmasry M. I., Allen J. Low-Power Digital VLSI Design: Circuits and Systems. USA. Norwell: Kluwer Academic Publishers, 1995. 530 p. <https://doi.org/10.1007/978-1-4615-2355-0>
 22. Yeap G. P. Practical Low Power Digital VLSI Design. Kluwer Academic Publ., 1998. 212 p. <https://doi.org/10.1007/978-1-4615-6065-4>
 23. Ложкин С. А., Зизов В. С. Уточненные оценки сложности дешифратора в модели клеточных схем из функциональных и коммутационных элементов // Ученые записки Казанского университета. Серия: Физико-математические науки. 2020. Т. 162, № 3. С. 322-334. <https://doi.org/10.26907/2541-7746.2020.3.322-334>
 24. Ghasemi M. M., Fathi A., Mousazadeh M., Khoei A. A new high speed and low power decoder/encoder for Radix-4 Booth multiplier // International journal of circuit theory and applications. 2021. Vol. 49, issue 7. P. 2199-2213. <https://doi.org/10.1002/cta.2985>
 25. Zhang X., Zhou G., Liu S. Equalization circuit based on switched-capacitor units and graph networks for series-connected cell strings // International journal of circuit theory and applications. 2023. Vol. 51, issue 11. P. 5116-5135. <https://doi.org/10.1002/cta.3720>
 26. Braun T. M., Braun W. R. Digital communications theory // Satellite Communications Payload and System ; ed. T. M. Braun, W.R. Braun. Second ed. Ch. 12. John Wiley & Sons, Inc., 2021. P. 353-404. <https://doi.org/10.1002/9781119384342.ch12>
 27. CNTFET-based ternary address decoder design / R. Mohammed [et al.] // International Journal of Circuit Theory and Applications. 2023. Vol. 50, issue 10. P. 3682-3691. <https://doi.org/10.1002/cta.3340>

References

1. Kravtsov S.S. O realizacii funkcij algebry logiki v odnom klasse skhem iz funkcional'nyh i kommutacionnyh elementov [On the implementation of Boolean functions in a certain class of circuits composed of functional and switching elements]. *Problemy kibernetiki*. 1967;(19):285-292. (In Russ.)
2. Albrecht A. O skhemah iz kletocnyh elementov [On circuits of cellular elements]. *Problemy kibernetiki*. 1957;(33):209-214. (In Russ.)
3. Thompson C.D. A complexity theory for VLSI. Computer Science Tech Report CMU-CS-80-140. Carnegie-Mellon University; 1980. 132 p.
4. Chazelle B., Monier L. A Model of Computation for VLSI with Related Complexity Results. *Journal of the ACM JACM*. 1981;32(3):318-325. <https://doi.org/10.1145/3828.3834>
5. Bilardi G., Pracchi M., Preparata F. A critique of network speed in VLSI models of computation. *IEEE Journal of Solid-State Circuits*. 1982;17(4):696-702. <https://doi.org/10.1109/JSSC.1982.1051799>
6. Hromkovic J., et al. Lower Bounds on the Area Complexity of Boolean Circuits. *Theoretical Computer Science*. 1992;97(2):285-300. [https://doi.org/10.1016/0304-3975\(92\)90079-U](https://doi.org/10.1016/0304-3975(92)90079-U)
7. Zhukov D.A. Calculation of Partial Boolean Functions by Cell Circuits. *Discrete Analysis and Operations Research. Ser. 1*. 2004;11(2):32-40. (In Russ., abstract in Eng.) EDN: IARLCB
8. Yablonskaya A.Yu. On Implementation Complexity of the Boolean Functions from Invariant Classes by Cell Circuits with Limited Height and Multiple Inputs. *Vestnik of Lobachevsky University of Nizhni Novgorod*. 2012;(4-1):225-231. (In Russ., abstract in Eng.) EDN: PCWZMD
9. Gribok S.V. Ob odnom bazise dlya skhem iz kletocnyh elementov [On a basis for circuits composed of cellular elements]. *Vestnik Moskovskogo Universiteta. Seria 15, Vycislitel'naa Matematika I Kibernetika*. 1999;(4):36-39. (In Russ.)
10. Shkalikova N.A. On the implementation of Boolean functions by schemes of cellular elements. *Mathematical*



- problems of cybernetics*. 1989;(2):177-197. Available at: <http://library.keldysh.ru/mvk.asp?id=1989-177> (accessed 26.08.2023). (In Russ.)
11. Cheremisin O.V. On the activity of cell circuits realising the system of all conjunctions. *Discrete Mathematics and Applications*. 2003;13(2):209-219. <https://doi.org/10.1515/156939203322109159>
 12. Korovin V.V. On the complexity of the realization of a universal function by circuits consisting of functional elements. *Diskretnaya Matematika*. 1995;7(2):95-102. (In Russ.)
 13. Rumyantsev P.V. *O slozhnosti realizacii mul'tipleksornoj funkicii skhemami iz funkcional'nyh elementov* [On the complexity of implementing a multiplexer function using circuits made of functional elements]. In: Proceedings of the Conference on Problems of theoretical cybernetics. Moscow: MSU; 2005. p. 133. (In Russ.)
 14. Alekhina M.A., Rybakov A.V. Synthesis and Complexity of Cellular Circuitry Asymptotically Optimal by Reliability. *University proceedings. Volga region. Physical and mathematical sciences*. 2014;(4):5-16. (In Russ., abstract in Eng.) EDN: TMZZHB
 15. Rybakov A.V. Method of Reliable Cellular Circuit Synthesis Using the Choice Function. *University proceedings. Volga region. Physical and mathematical sciences*. 2015;(2):122-134. (In Russ., abstract in Eng.) EDN: UKTRIF
 16. Lozhkin S.A. Synthesis of formulas whose complexity and depth do not exceed the asymptotically best estimates of high degree of accuracy. *Moscow University Mathematics Bulletin*. 2007;62:101-107. <https://doi.org/10.3103/S0027132207030047>
 17. Kalachev G.V. Order of power of planar circuits implementing Boolean functions. *Discrete Mathematics and Applications*. 2014;24(4):185-205. <https://doi.org/10.1515/dma-2014-0018>
 18. Kasim-Zade O.M. On a measure of the complexity of schemes of functional elements. *Doklady Akademii Nauk SSSR*. 1980;250(4):797-800. (In Russ., abstract in Eng.)
 19. Shutkin Yu.S. Simultaneous minimization of the volume and power of contact circuits. In: Proceedings of the X International Conference on "Intelligent Systems and Computer Science". Moscow; 2011. p. 318-321. (In Russ.)
 20. Roy K., Prasad S. C. Low Power CMOS VLSI Circuit Design. N. Y.: John Wiley and Sons Inc.; 2000. 376 p.
 21. Bellaouar A.B., Elmasry M.I., Allen J. Low-Power Digital VLSI Design: Circuits and Systems. USA. Norwell: Kluwer Academic Publishers; 1995. 530 p. <https://doi.org/10.1007/978-1-4615-2355-0>
 22. Yeap G.P. Practical Low Power Digital VLSI Design. Kluwer Academic Publ.; 1998. 212 p. <https://doi.org/10.1007/978-1-4615-6065-4>
 23. Lozhkin S.A., Zizov V.S. Refined estimates of the decoder complexity in the model of cellular circuits with functional and switching elements. *Uchenye Zapiski Kazanskogo Universiteta. Seriya Fiziko-Matematicheskie Nauki*. 2020;162(3):322-334. (In Russ., abstract in Eng.) <https://doi.org/10.26907/2541-7746.2020.3.322-334>
 24. Ghasemi M.M., Fathi A., Mousazadeh M., Khoei A. A new high speed and low power decoder/encoder for Radix-4 Booth multiplier. *International journal of circuit theory and applications*. 2021;49(7):2199-2213. <https://doi.org/10.1002/cta.2985>
 25. Zhang X., Zhou G., Liu S. Equalization circuit based on switched-capacitor units and graph networks for series-connected cell strings. *International journal of circuit theory and applications*. 2023;51(11):5116-5135. <https://doi.org/10.1002/cta.3720>
 26. Braun T. M., Braun W. R. Digital communications theory. In: Braun T.M., Braun W.R. Satellite Communications Payload and System. Second ed. Ch. 12. John Wiley & Sons, Inc.; 2021. P. 353-404. <https://doi.org/10.1002/9781119384342.ch12>
 27. Mohammed R., Fouda M. E., Alouani I., Said L. A., Radwan A. G. CNTFET-based ternary address decoder design. *International Journal of Circuit Theory and Applications*. 2023;50(10):3682-3691. <https://doi.org/10.1002/cta.3340>

Поступила 08.10.2023; одобрена после
рецензирования 04.11.2023; принята к публикации
28.11.2023.

Submitted 08.10.2023; approved after reviewing
04.11.2023; accepted for publication 28.11.2023.

Об авторе:

Зизов Вадим Сергеевич, аспирант факультета вычислительной математики и кибернетики, ФГБОУ ВО «Московский государственный университет имени М. В. Ломоносова» (119991, Российская Федерация, г. Москва, ГСП-1, Ленинские горы, д. 1), **ORCID:** <https://orcid.org/0000-0002-4053-4803>, vzs815@gmail.com

Автор прочитал и одобрил окончательный вариант рукописи.

About the author:

Vadim S. Zizov, Postgraduate student of the Faculty of Computational Mathematics and Cybernetics, Lomonosov Moscow State University (1 Leninskie gory, Moscow 119991, GSP-1, Russian Federation), **ORCID:** <https://orcid.org/0000-0002-4053-4803>, vzs815@gmail.com

The author has read and approved the final manuscript.